

BX OTP MCU 应用须知

文件编号: AN0002SC

简介

芯群基于 MCU 平台的创新产品系列, 推出一站式烧录(OTP)型单片机系列。这个系列采用 8 位机架构, 拥有精简指令集内核(RISC Core), 在系统资源与周边功能不减少的情况下, 提供了更具成本效益的选择。另外提供的 ORPP(OTP ROM Parameter Program)功能允许生产过程中对关键参数再次烧录。

本文将介绍 BX OTP MCU 于应用过程中的使用事项, 主要包含 ICP 烧录操作、ORPP 使用指南和 OTP MCU 于一般应用中的注意事项, 协助用户解决一些常见问题。

ICP 烧录操作说明

用户可使用 BX-Writer 将首次应用程序(含规划的 ORPP 烧录程序)写入到芯片内。ICP 烧录提供 5 线接口烧录方式, 用户可将未烧录的芯片焊接上电路板, 使用 BX-Writer 进行 ICP 烧录, 其对应的引脚如下表说明, 或参阅芯群官网相关工具使用手册。

芯群烧录器引脚名称	MCU 在线烧录引脚名称	功能
ICPDA	PA0	串行数据 / 地址烧录
ICPCK	PA2	时钟烧录
VPP	VPP	OTP ROM 可烧录电源 (8.5V)
VDD	VDD	电源; 烧录时需在 VDD 和 VSS 之间接一个 0.1 μ F 的电容
VSS	VSS	地

表 1

在芯片未烧录时程序存储器可以通过 5 线的烧录接口在线进行烧录。其中一条线用于数据串行下载或上传、一条线用于串行时钟、剩下三条用于提供电源。芯片在线烧录的详细使用说明超出此文档的描述范围, 将由专门的参考文献提供。烧录过程中, 用户必须确保 ICPDA 和 ICPCK 这两个引脚没有连接至其它输出脚, 如图 1 所示。

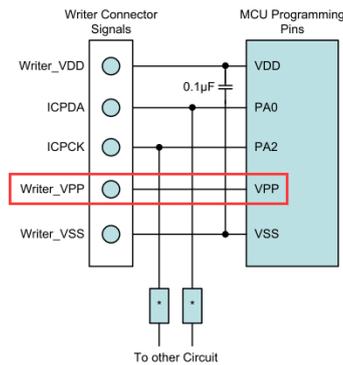


图 1. 烧录引脚连接

注 1: *可能为电阻或电容。若为电阻则其值必须大于 $1k\Omega$ ，若为电容则其必须小于 $1nF$ 。

注 2: ICP 烧录时，需在 VDD 和 VSS 之间接一个 $0.1\mu F$ 的电容，并尽可能靠近这两个引脚，以加强校准 HIRC 频率的精准度。

ORPP 使用指南

芯群 BX OTP 系列单片机提供 ORPP(OTP ROM Parameter Program)功能，通过 ORPP 功能指令在执行中可进行 OTP ROM 关键参数烧录，或称二次烧录功能(关键参数例如：标定参数数值、唯一的序列号、安全密钥或设备标识符等数据)，但需要外部通信与外部高压支持，才可完成此功能。通过外部引脚，将程序命令与数据传输到单片机，使得每个设备都具有其生产中提供了的参数标定功能。对于 OTP 型 MCU，通过使用 ORPP 功能可省去因标定参数时写入而需要外挂的 EEPROM IC，从而进一步降低生产成本。下面将对 ORPP 烧录功能和过程进行详细说明，并提供一个简单的范例协助用户理解。

ORPP 功能概述

芯群 BX OTP 系列单片机多有内建 ORPP 功能，方便用户对 OTP 型程序存储器进行二次烧录。注意，ORPP 写操作只可对 OTP 型程序存储器的最后一页写入数据，每个地址数据只能写入一次且无法擦除。如要多次写入，可将最后一页 256 字的存储空间切割几次，用户必须清楚记录 OTP 型程序存储器已写入的地址，避免覆盖地址造成数据错误。

另外，引脚 VPP 需要外部高压输入，提供在烧录期间所需要的烧录高压，当此引脚未用于高压烧录时，也可作为一般 I/O 引脚使用。执行烧录操作之前需将 VPP 引脚接 8.5V 电压，在烧录时 VDD 必须同时提供 5V 电源，在烧录完成之前不可断开这两条电源。对应的 EV 型号虽无 VPP 高压烧录引脚，但仍支持仿真使用 ORPP 功能。

ORPP 可对内部存储器已经烧录的程序代码进行修改和更新。通常单片机的内部存储器包含程序代码和数据，这些内容写入单片机的非挥发性存储器(如闪存)。ORPP 二次烧录功能允许开发者在单片机完成烧录后，通过特定方法和工具对内部存储器中的程序代码进行修改和更新。这对于快速调试、新增功能或修正程序代码中的错误在开发过程中非常有帮助。二次烧录通常需要特定的烧录工具和设备，例如烧录器、开发板或编程器。开发者可利用这些工具将修改后的程序代码写入单片机的内部存储器，实现高效率的更新方式。

注：部分 BX OTP 型芯片无提供 ORPP 的功能，具体请查阅该芯片 Datasheet。

OTP 程序存储器电气特性

以下表 BX66R003 的参数为例，内置 ORPP 存储器的写工作电压 V_{PP} 范围为 8.25V~8.75V；写入一笔数据的时间最长为 450 μ s。

BX66R003 内置 ORPP 存储器具体参数如下表所示。

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
OTP 程序存储器							
V_{PP}	V_{PP} 写工作电压 – ORPP 存储器	—	—	8.25	8.50	8.75	V
t_{WR}	写周期时间 – ORPP 存储器	—	—	—	300	450	μ s
E_P	存储单元耐受性 – ORPP 存储器	—	—	1	—	—	W
t_{RETD}	ROM 数据保存时间	—	$T_a=25^{\circ}\text{C}$	—	40	—	Year

ORPP 寄存器

ORPP 的操作由一系列寄存器控制，包括数据寄存器 ODL 和 ODH 以及控制寄存器 OCR 等。

寄存器名称	位							
	7	6	5	4	3	2	1	0
OCR	—	—	—	—	WREN	WR	—	—
ODL	D7	D6	D5	D4	D3	D2	D1	D0
ODH	—	—	D13	D12	D11	D10	D9	D8

ORPP 寄存器列表

• ODL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0:** ORPP 程序存储器数据 bit 7~bit 0

• ODH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	D13	D12	D11	D10	D9	D8
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定义，读为“0”

Bit 5~0 **D13~D8:** ORPP 程序存储器数据 bit 13~bit 8

• OCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	WREN	WR	—	—
R/W	—	—	—	—	R/W	R/W	—	—
POR	—	—	—	—	0	0	—	—

Bit 7~4 未定义，读为“0”

Bit 3 **WREN:** ORPP 写使能位

0: 除能

1: 使能

此位为 ORPP 写使能位，向 ORPP 写操作之前需将此位置高。写周期结束后，硬件自动将此位清零。将此位清零时，则禁止向 ORPP 写操作。

Bit 2 **WR:** ORPP 写控制位

0: 写周期结束

1: 开始写周期

此位为 ORPP 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 WREN 未先置高时，此位置高无效。

Bit 1~0 未定义，读为“0”

注: 1. 在同一条指令中 WREN 和 WR 不能同时置为“1”。

2. 应注意，当写操作成功启动后，CPU 操作将停止。

3. 需确保 f_{SUB} 时钟运行稳定后才可执行写操作。

4. 需确保写操作已执行完毕后才可执行其它操作。

ORPP 烧录操作说明

若已烧录的芯片要通过 ORPP 做二次烧录时，用户可依产品应用选择 I/O 或 UART、INT 等外部输入媒介触发二次写入的动作，如图 2 所示。

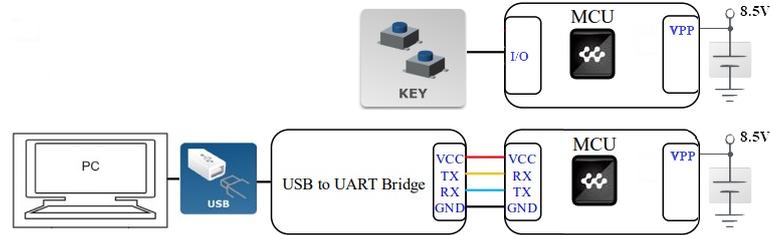


图 2

ORPP 相关 ROM 区块规划

首先需注意，ORPP 写操作只可对 OTP 程序存储器的最后一页写入数据。ORPP 程序在撰写时，建议使用者可先规划出三大区块如图 3 所示：

- ORPP 烧录程序使用空间(ROM 大小须根据用户产品应用去划分，无特定)
ORPP 烧录程序使用空间主要功能：作为存放使用者的 ORPP ROM Code 区块。
- 二次烧录空间(OTP 架构若已写过的地址不能重复写入)
二次烧录空间主要功能：提供用户能够方便更新数据，确保系统始终保持最新。
- ROM 保护区(软件撰写时须避开保护区，即最后一页 16 笔数据)
ROM 保护区主要功能：可允许存放出厂前校准参数值或重要数据，此区块只允许读值。



图 3. 以 BX66R003 的 ROM 为例规划 ROM 区块

ORPP 应用范例

附件程序为 ORPP 功能的使用范例，该范例在指令执行中，通过检测外部按键动作来触发 ORPP 二次写入。用户可以参考该范例实现对 ORPP 功能的简单应用。

MCU 操作环境

1. V_{DD} : 5V
2. V_{PP} : 8.5V

软件使用相关说明

1. OTP ROM: $(1K-16) \times 14$ (使用 360, 百分比: 35%)。
2. RAM: 64×8 (使用 3, 百分比: 4%)。
3. WDT: 除能。
4. 设置 OTP ROM 参数烧录功能。
5. 前置 ORPP 软件相关配置, 如图 4 所示。

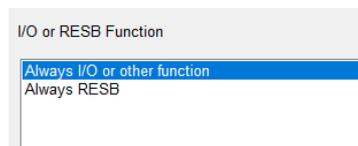


图 4

软件主流程使用相关说明

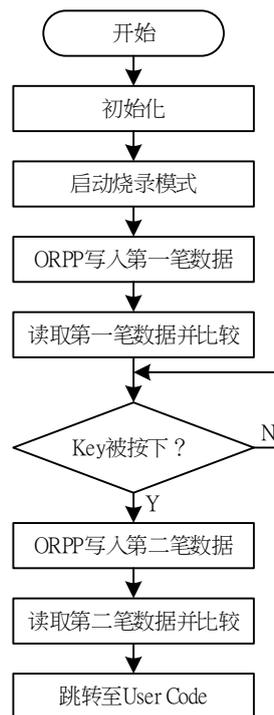


图 5. 软件主流程图

使用者在做 ORPP 烧录时, V_{PP} 必须先接上 8.5V, 之后再通过 ORPP 的设置写入第一笔数据, 完成后读取已写入的数据以检查是否正确。通过 ORPP 烧录写入第二笔数据时, 可利用 UART 或 I/O 当作 MCU 的控制媒介, 当接收到外部命令或输入 Key 信号时, 将通过 ORPP 的设置写入第二笔数据, 完成后读取已写入的数据以检查是否正确。在写入前必须换 ROM 地址再进行写入, 相同地址不可重复写入, 完成写入即可将 8.5V 卸除, 跳转至 User Code。

- ORPP 写数据到 OTP 程序存储器：ORPP 中写入的数据需存入 ODH 和 ODL 寄存器中，要写入数据的地址需放入 TBLP 寄存器中。OCR 寄存器中的写使能位 WREN 先置高以使能写功能，然后 OCR 寄存器中的 WR 位需立即置高以开始写操作。

```

21      asm("ORG 0120h");
22
23      _tblp = 0x30;
24      _odl = ORPP_DATA_L;
25      _odh = ORPP_DATA_H;
26      _wren=1; // Set WREN bit
27      _wr=1; // Start write cycle
28      _nop(); _nop(); _nop();
    
```

图 6

“ORG 0120h”用来设定程序的起始地址。“_wren=1;”“_wr=1;”这两条指令必须在两个指令周期内连续执行才可成功启动一个写操作。建议使用者在进行写操作之前先将总中断使能位 EMI 清零，在一个有效的写启动步骤完成之后再将其使能。

- ORPP 从 OTP 程序存储器中读取数据：建议使用者在完成写操作之后，写一个简单的读回程序以检查新写入的数据是否正确。对于 ORPP 读操作，应首先将要读取数据的地址放入 TBLP 寄存器中。然后该数据可以使用“TABRD [m]”指令从程序存储器中读取。当指令执行时，程序存储器中表格数据低字节，将被传送到用户所指定的数据存储器[m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器。

```

29      while(_wr==0)
30      {
31          _tblp = 0x30;
32          asm ( "tabrdl %0" : "=m"(_Tempreg_L));
33          Tempreg_H = _tblh;
34
35          if(Tempreg_H==0x3E && _Tempreg_L==0x78)
36          {
37              _pb3=1; //check pass PB3 High
38              if(_wr==0) break;
39          }
40
41              // _pb3=_pb2=1; //check pass PB3 High
42
43      }
    
```

图 7

“while(_wr==0)”循环检查“_wr”寄存器的状态，以等待写入作业完成。程序代码中“if(Tempreg_H==0x3E && _Tempreg_L==0x78)”，这些条件用于根据读取的数据正确后会由 PB3 抛出 All High 动作，以告知烧录第一笔数据完成。

应用注意事项

电源电路应用

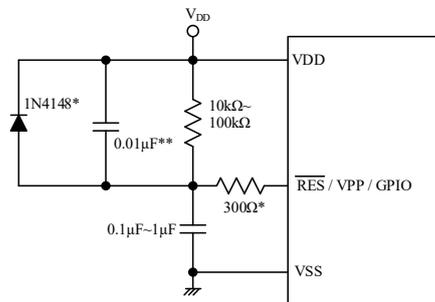
应用时，VDD 请依规格书建议值，电压请保持于基准值 $\pm 10\%$ 以内，电流请保持于动态电流额定最大值以内；以免 MCU 因超限使用毁损，致使客户系统动作错误。基于提供给 MCU 稳定的 VDD，有几点注意事项叙述如下：

1. MCU 的 VDD 需加上一个电解电容(100 μ F/16V)及一个陶瓷电容 (0.1 μ F/16V)并连接地，或者必须至少加上一个陶瓷电容(0.1 μ F/16V) 连接地。元件焊接摆放位置要越接近 MCU 的 VDD，稳压效果越好。若有用到外部的设备（如 FLASH），电源处也需要加上滤波电容提供稳定的直流电压。

2. 在电源开关未关闭的情况下, 请不要直接插拔电源插头, 以免系统承受过多瞬间异常电压而损坏。
3. VDD 前建议接上一个适当的 zener diode (1/4W)并连接地, 也可保护到 MCU, 抑制瞬间异常电压。

外部 VPP/ $\overline{\text{RES}}$ 电路

1. 若 MCU 要进行一次或二次烧录时, 需使用 VPP 高压电源输入进行烧录, VPP 需要加上一个电解电容(100 $\mu\text{F}/25\text{V}$)及一个陶瓷电容 (0.1 $\mu\text{F}/25\text{V}$)并链接地, 或者至少加上一个陶瓷电容(0.1 $\mu\text{F}/25\text{V}$) 链接地。元件焊接摆放位置要越接近 MCU 的 VPP, 稳压效果越好。
2. VPP/ $\overline{\text{RES}}$ 引脚, 增加 R、C 抗干扰复位电路(详细 $\overline{\text{RES}}$ 引脚设定可参考 BX66R003 Datasheet “ $\overline{\text{RES}}$ 引脚复位” 章节)。



Note: * It is recommended that this component is added for added ESD protection.
 ** It is recommended that this component is added in environments where power line noise is significant.

External $\overline{\text{RES}}$ Circuit

3. VPP/ $\overline{\text{RES}}$ 引脚, 建议安排仅能接可耐压 8.5V 以上控制元件。若连接耐压<8.5V 元件, 则建议电路预留断开切换或隔离设计。
4. 当 I/O 口应用足够, 建议 VPP/ $\overline{\text{RES}}$ 引脚独立预留为 ORPP 应用。
5. On Board 情况下建议跳 SMD 断开其他外围电路, 才可进行 VPP_IO 烧写动作。

ORPP 软件注意事项

1. Write 前需要将 VPP 接入 8.5V。
 - 应用程序建议开始前先执行 ORPP 烧录程序, 并执行 VPP_IO、通信引脚设定为输入状态
 - 若 VPP 与 I/O 引脚共用, 作为 VPP 功能时, 不能设定该引脚输入/输出类型为输出
 - Write 结束后需将 VPP 下电
2. ORPP 只可以对 ROM 的最后一页进行写入。
3. 每个地址只可写入一次且无法擦除。
4. 程序必须确认已执行 Write 完毕后方能进入其它操作。
5. 程序必须等 f_{SUIB} 稳定后方能执行写操作。
6. VPP/GPIO 共用引脚作为 GPIO 条件下, 当系统处于 HALT 或 LIRC 模式下, 避免功耗大, 该 GPIO 必须设定输出低状态或输入带上拉状态。

结论

在 ORPP OTPROM 参数烧录功能的介绍中，ORPP 的实现很灵活。一般情况下，可以通过单片机的 UART 串行口连接到 PC 的 RS232 口，并通过专门设计的固件程序来烧录内部存储器。这一方法的优点在于无需将芯片从电路板上取出，即可通过 PC-MCU 烧录接口(如软件串口)实现新版本参数的升级，从而提供在出厂前优化参数程序的便捷方式。

参考资料

参考文件：BX66R003 Datasheet。

如需进一步了解，敬请浏览芯群官方网站 www.xinqunsemi.com.cn。

版本及修改信息

日期	作者	发行	修订说明
2024.12.16	张淙宸	V1.20	补充应用注意事项
2024.09.24	张淙宸	V1.10	增加 ICP 烧录注意事项
2023.09.19	蔡俊男	V1.00	第一版发行

免责声明

本网页所载的所有数据、商标、图片、链接及其他数据等 (以下简称「数据」)，只供参考之用，芯群集成电路 (厦门) 有限公司及其关联企业 (以下简称「本公司」) 将会随时更改数据，并由本公司决定而不作另行通知。虽然本公司已尽力确保本网页的数据准确性，但本公司并不保证该等数据均为准确无误。本公司不会对任何错误或遗漏承担责任。

本公司不会对任何人士使用本网页而引致任何损害 (包括但不限于计算机病毒、系统故障、数据损失) 承担任何赔偿。本网页可能会连结至其他机构所提供的网页，但这些网页并不是由本公司所控制。本公司不对这些网页所显示的内容作出任何保证或承担任何责任。

责任限制

在任何情况下，本公司并不须就任何人由于直接或间接进入或使用本网站，并就此内容上或任何产品、信息或服务，而招致的任何损失或损害负任何责任。

管辖法律

以本公司所在地法律为据法，并以本公司所在地法院为第一审管辖法院。

免责声明更新

本公司保留随时更新本免责声明的权利，任何更改于本网站发布时，立即生效。